

**Universidade Federal do Vale do São Francisco – UNIVASF**

**Curso:** Engenharia Elétrica

**Disciplina:** Organização e Arquitetura de Computadores I

**Professor:** José Valentim dos Santos Filho

### **Lista de Exercícios - I**

1. 1-) Explique detalhadamente o ciclo de instrução.
2. 2-) Defina interrupção. Explique o ciclo de interrupção.
3. 3-) O que são interrupções não-mascaradas (NMI) ?
4. 4-) Defina Barramento. Como funciona ?
5. 5-) O que interfere no desempenho de um barramento ? Explique como.
6. 6-) Quais os problemas de um barramento único ?
7. 7-) Como é configurado um barramento de alto desempenho ?. Explique.
8. 8-) O que é um árbitro de barramento ?
9. 9-) A respeito da coordenação dos eventos no barramento, ela pode ser síncrona ou assíncrona. Explique cada uma dessas formas.
10. 10-) Disserte sobre a hierarquia de do sistema de memória de um computador.
11. O que é cache hit e cache miss ?
12. 11-) Explique os métodos de acesso: sequencial, direto, aleatório e associativo.
13. 12-) Comente sobre DRAMS e SRAMs.
14. 13-) Comente sobre RAM, ROM, PROM, EPROM e E2PROM.
15. Explique o funcionamento dos mapeamento direto, associativo e associativo por conjunto.
16. Explique o funcionamento dos algoritmos de substituição LRU, LFU, FIFO e RANDOM.

17. Explique as políticas de atualização da cache Write-Through e Write-back.
18. Disserte sobre os esquemas de controle de Entrada e Saída: E/S programada, E/S controlada por interrupção e DMA.
19. Explique E/S mapeada em memória e E/S independente ?
20. Projete uma RAM de oito palavras de 32 bits usando RAMs 8 x 8.
- 21.